

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 11 - 214908

(43) 公開日 平成11年(1999)8月6日

(51) Int. Cl. ⁶

識別記号

H 0 1 P 7/10

H 0 3 B 5/18

F I

H 0 1 P 7/10

H 0 3 B 5/18

D

審査請求 未請求 請求項の数 3

OL

(全 6 頁)

(21) 出願番号 特願平10-15515

(22) 出願日 平成10年(1998)1月28日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 佐柳 和也

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72) 発明者 坂本 孝一

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

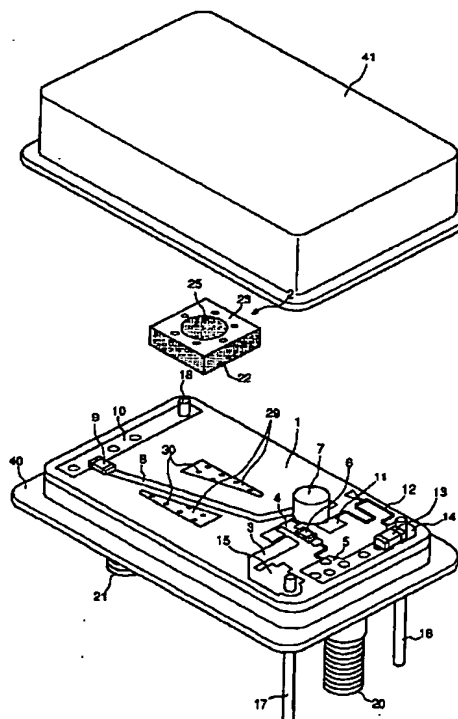
(74) 代理人 弁理士 小森 久夫

(54) 【発明の名称】 誘電体共振器および誘電体共振器装置

(57) 【要約】

【課題】 実装基板に対する誘電体共振器の位置精度を高め、特性のばらつきを抑え、導電性接着剤などを用いることによる問題を解消する。

【解決手段】 誘電体板 22 の両主面に、互いに対向する開口部を有する電極を形成して T E O 1 0 モードの誘電体共振器 2 を構成し、誘電体板の電極上に複数の接合用導電体突起部を形成する。この誘電体共振器 2 を、実装基板 1 上の実装用電極 29 に対して接合用導電体突起部を介して実装する。



【特許請求の範囲】

【請求項1】 誘電体板の両主面に、互いに対向する開口部を有する電極を形成して、当該開口部を共振器部とした誘電体共振器において、

前記誘電体板の電極上に複数の接合用導電体突起部を形成したことを特徴とする誘電体共振器。

【請求項2】 請求項1に記載の誘電体共振器を実装基板上の電極に対して前記導電体突起部を介して接合して成る誘電体共振器装置。

【請求項3】 前記誘電体共振器と前記実装基板とが対向する間隙に樹脂を充填したことを特徴とする請求項2に記載の誘電体共振器装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、マイクロ波帯やミリ波帯で使用される誘電体共振器およびそれを用いた誘電体共振器装置に関する。

【0002】

【従来の技術】 近年の移動体通信システムの需要の拡大および伝送情報量の拡大に伴って、通信帯域がマイクロ波帯からミリ波帯へ拡大されようとしている。このような高周波帯域において発振器を構成する場合、その共振器として誘電体共振器が用いられている。

【0003】 図8は従来の発振器の構成を示す分解斜視図である。同図において1は実装基板であり、その表面にマイクロストリップ線路8などの各種導電体パターンを形成し、FET7を実装することによって発振回路を構成し、さらに実装基板1の上面に支持台43を介して誘電体共振器42を配置している。このような実装基板1をステム40に載置し、キャップ41を被せることによって誘電体基板1の周囲全体をシールドしている。

【0004】

【発明が解決しようとする課題】 このようなTE01δモードの誘電体共振器を用いた従来の発振器においては、誘電体共振器の共振周波数が円柱形状の誘電体の比誘電率と外形寸法によって決定され、またマイクロストリップ線路との結合が、相互間の距離によって決定されるため、誘電体共振器42と支持台43に高い寸法精度が要求され、さらに誘電体基板1上への誘電体共振器42の高い位置決め精度が要求される。しかもマイクロストリップ線路8と誘電体共振器42との結合を変化させる場合、誘電体共振器42の磁界分布が周囲に広がっているため、誘電体共振器42の位置を変化させると、誘電体共振器42はマイクロストリップ線路8以外の他の線路とも結合して発振条件が変化するため、誘電体共振器42とマイクロストリップ線路8との結合を独立して変化させられない。そのため誘電体共振器42とマイクロストリップ線路8との位置関係による結合度の再現性が悪く、安定した特性が得にくいという問題があった。また、TE01δモードの誘電体共振器は誘電体部分へ

のエネルギーの閉じ込め性が比較的低いため、所定のマイクロストリップ線路以外の線路との不要結合を防止するために、ある程度の間隔を設けなければならない、全体に小型化が困難になるという問題もあった。

【0005】 そこで、本願出願人は特願平7-62625号（特開平8-265015号）でこれらの問題を解消した加工精度に優れた誘電体共振器および誘電体フィルタを提案している。

【0006】 上記出願に係る誘電体共振器および誘電体フィルタは誘電体板の両主面に電極を形成することによって、誘電体板の一部を誘電体共振器として用いるものである。このような誘電体共振器は、その誘電体板に形成されている電極をアース電極として用いることができるので、実装基板にマイクロストリップ線路等を形成して、上記誘電体共振器を実装することによって、誘電体共振器と電子部品とを含む発振器等の高周波モジュールを構成することができる。その構成例を図9に示す。

(A)は斜視図、(B)は断面図であり、誘電体板22の両主面に、互いに対向する円形の開口部25、26を有する電極23、24を形成している。これにより電極開口部部分にTE010モードの誘電体共振器が構成される。

【0007】 このような誘電体共振器を、たとえば図10に示すように、実装基板1上に形成した実装用の電極29に対して導電性接着剤を介して誘電体共振器2を実装すれば、発振器等の誘電体共振器装置が構成される。この状態で実装基板1に形成した線路8と誘電体共振器2とが電磁界結合することになる。

【0008】

【発明が解決しようとする課題】 ところが、導電性接着剤はその粘性が比較的小さく、硬化プロセスも必要となるため、このように誘電体板に形成した誘電体共振器を導電性接着剤を用いて実装基板に実装する際、実装基板に対する誘電体共振器の実装位置の精度および接着剤の厚み寸法の精度をある程度以上に高めることが困難となる。そのため誘電体共振器と線路との結合度のばらつきが生じることになる。また、導電性接着剤が共振器部分を構成する電極開口部内にはみ出して、共振周波数が変化する等の特性を損ねる恐れもある。

【0009】 この発明の目的は、上述した従来の各種問題点を解消し、特に実装基板に対する誘電体共振器の位置精度を容易に高められるようにし、且つ生産性を高められるようにした誘電体共振器およびそれを用いた誘電体共振器装置を提供することにある。

【0010】

【課題を解決するための手段】 この発明の誘電体共振器は、誘電体板の両主面に、互いに対向する開口部を有する電極を形成して、当該開口部を共振器部としたものであって、誘電体板の電極上に複数の接合用導電体突起部を形成する。

【0011】この構造の誘電体共振器を用いれば、実装基板上の電極に対して上記接合用導電体突起部を介して容易に接合できるようになる。また、誘電体共振器と実装基板とが対向する間隙に樹脂を充填すれば、両者の接合強度が増し、その信頼性を高めることができる。

【0012】

【発明の実施の形態】この発明の第1の実施形態に係る発振器の構成を図1～図4を参照して説明する。

【0013】図1は発振器の分解斜視図である。同図において40はステムであり、図における下方へピン16、17、18をそれぞれ絶縁状態で突出させている。また同方向に固定用のネジ20、21を突出させている。このステム40の上部には、各種の導電体パターンを形成し、部品を実装した実装基板1を載置している。またステム40の上部にキャップ41を被せることによって、実装基板1周囲をシールドしている。

【0014】実装基板1の図における下面には、ピン16、17、18が通る部分を避けてほぼ全面にアース電極を形成している。

【0015】同図において2は、誘電体板22の両主面に、互いに対向する円形の開口部を有する電極を形成してなるTE010モードの誘電体共振器である。同図における23は誘電体板22上面の電極であり、円形の開口部25をその中央に設けている。

【0016】実装基板1の上面において、8はマイクロストリップ線路を構成し、その所定位置で誘電体共振器2のTE010モードと結合する。7はFETであり、マイクロストリップ線路8の一方の端部とマイクロストリップ線路4、11にそれぞれ接続している。5はアース電極であり、マイクロストリップ線路4との間にチップ抵抗6を実装している。マイクロストリップ線路4と3との間には基板上に静電容量を形成して、マイクロストリップ線路3から延びる電極15を出力電極としてピン17に接続している。マイクロストリップ線路11と入力電極14との間はインダクタとしてのマイクロストリップ線路12で接続している。入力電極14とアース電極5との間にはチップコンデンサ13を実装している。10はアース電極であり、マイクロストリップ線路8の他方の端部とアース電極10との間に終端抵抗としてのチップ抵抗9を実装している。

【0017】実装基板1の上面にはさらに誘電体共振器2の実装用電極29を形成している。30はこの実装用電極29と実装基板1の裏面側のアース電極との間を導通させるスルーホールである。

【0018】図2の(B)は誘電体共振器2の電磁界分布を示す図である。同図において、曲線は磁界分布について示している。このように、誘電体板の両主面に、互いに対向する円形の開口部を有する電極を形成することによって、TE010モードの誘電体共振器として作用する。

【0019】図2の(A)は誘電体共振器の斜視図である。ここでは、実装基板に対する実装面を上面にして表している。同図において28は誘電体板22の図における上面の電極24と下面の電極との間を導通させるスルーホールである。また27はそれぞれ所定高さだけ突出する接合用導電体突起部(パンプ)である。この接合用導電体突起部27は電極24に対してメッキを行うことにより形成することができる。たとえば電極24をAu電極とし、接合用導電体突起部形成位置を開口させたレジスト膜を形成し、電気メッキを行うことによってAu電極またはCu電極を所定のメッキ厚だけ付与して、その後レジスト膜を除去すればよい。

【0020】図3は実装基板に対する誘電体共振器の実装状態を示す部分断面図である。実装基板1の下面側のアース電極19と上面側の実装用電極29との間にはスルーホール30を介して接続している。この実装用電極29の表面に接合用導電体突起部27を介して誘電体共振器2を実装する。その際、熱圧着、超音波圧着、またはその両者を併用した超音波熱圧着法により接合を行う。

また、その際に接合用導電体突起部27が一定量だけつぶれて、実装基板1上の線路8と誘電体共振器2との間隔が定まる。この間隔によって誘電体共振器と線路との結合度が変化するので、圧着時の接合用導電体突起部27の潰れ寸法を考慮して、あらかじめその高さ(厚み寸法)を定めれば、結合度を一定にできる。さらには、この圧着時の接合用導電体突起部27の潰れ寸法を制御することで、誘電体共振器と線路との結合度を積極的に変えてもよい。すなわち所定の結合度が得られるように、圧着時の加圧力、加熱量、および超音波エネルギーの注入量を制御してもよい。

【0021】図4は上記発振器の全体の等価回路図である。図中の番号は図1に示した各部の番号に対応している。図4に示すように、線路8の一端は抵抗9により終端され、他端はFET7のゲートに接続されている。電源入力電圧はチップコンデンサ13とインダクタ12によるフィルタを介してFET7のドレインに印加される。発振信号はコンデンサを介してFET7のソースから出力端子へ取り出される。このようにして帯域反射型発振回路を構成する。

【0022】図5は第2の実施形態に係る誘電体共振器装置の主要部の断面図である。図3に示した例では誘電体共振器と結合する線路を誘電体共振器の実装面側に設けたが、この図5に示すように実装基板1の裏面(誘電体共振器2の実装面とは反対側の面)に線路8を形成して、結合させるようにしてもよい。この場合、線路8はその両側のアース電極19とともにコプレーナ線路を構成するようにしてもよい。

【0023】図6は第3の実施形態に係る誘電体共振器装置の主要部の断面図である。実装基板1と共振器2の構造は図3に示したものと同様であるが、この例では実

装基板 1 に対して共振器 2 を接合用導電体突起部 27 を介して接合した後に、誘電体共振器 2 と実装基板 1 との対向する間隙に、たとえばエポキシ系樹脂 51 を充填することによって、接合用導電体突起部による接合部全体を樹脂封止している。この構造によって実装基板 1 と誘電体共振器 2 との全体の接合強度が高まり、その信頼性が高まる。

【0024】図 7 は第 4 の実施形態に係る VCO の等価回路図である。第 1 ～ 第 3 の実施形態では、単一の線路を誘電体共振器に結合させたが、同様にして実装基板上に 2 つの線路を形成しておき、誘電体共振器を実装した状態で、その 2 つの線路と誘電体共振器とが結合するように、その 2 つの線路を配置すれば、図 7 に示すように VCO として用いることもできる。図 7 において線路 8 が主線路、線路 31 が副線路として作用し、インダクタ 34、抵抗 35 およびコンデンサ 37 が RF フィルタとして作用し、制御入力電圧によってバラクタダイオード 32 の静電容量が変化し、これにより副線路 31 の装荷容量が変化することになり、それに応じて FET 7 による発振周波数が変化する。

【0025】なお、上述の例では、メッキ法によって、接合用導電体突起部を形成したが、その他に、たとえば接合用導電体突起部の高さまで一定厚さの電極を形成した後、接合用導電体突起部とすべき箇所以外を所定量だけエッチングすることによって、接合用導電体突起部を形成してもよい。また、たとえば予め仮の基板上にパンプを形成し、そのパンプを誘電体共振器の電極面上に転写することによって接合用導電体突起部を設けてもよい。また接合用導電体突起部の材料として Sn-Pb 半田または In-Pb 半田を用い、誘電体共振器の実装時に、その半田の加熱溶融によって実装基板上に誘電体共振器を実装するようにしてもよい。さらには、ワイヤボンダを用い、Au ワイヤの先端に放電によってボールを形成し、これを誘電体共振器の電極上に圧着し、その後引きちぎることによって誘電体共振器の電極上に Au パンプを形成してもよい。

【0026】各実施形態では誘電体板の両主面に、互いに対向する円形の開口部を設けて TE010 モードの誘電体共振器を構成したが、矩形等の他の形状の開口部を設けてもよい。また実施形態では実装基板上の線路に重なる位置に誘電体共振器を実装する例を示したが、実装基板上の線路に近接して誘電体共振器を実装するようにしてもよい。

【0027】さらに、実施形態では、ステムからピンが突出したピンタイプの誘電体共振器装置を示したが、実装基板および誘電体共振器を収納するケースとして、実装用の電極が外部に露出するものを用いて、表面実装型の誘電体共振器装置を構成してもよい。

【0028】

【発明の効果】請求項 1 および 2 に記載の発明によれ

ば、実装基板上の電極に対して上記接合用導電体突起部を介して、誘電体共振器を容易に実装できるようになる。

【0029】また、請求項 3 に記載の発明によれば、誘電体共振器と実装基板との接合強度が増し、その信頼性を高めることができる。

【図面の簡単な説明】

【図 1】第 1 の実施形態に係る発振器の構成を示す分解斜視図

【図 2】誘電体共振器の斜視図および電磁界分布の様子を示す図

【図 3】実装基板に対する誘電体共振器の実装状態での部分断面図

【図 4】発振器の等価回路図

【図 5】第 2 の実施形態に係る誘電体共振器装置の部分断面図

【図 6】第 3 の実施形態に係る誘電体共振器装置の部分断面図

【図 7】第 4 の実施形態に係る VCO の等価回路図

【図 8】従来の発振器の構成を示す分解斜視図

【図 9】誘電体共振器の斜視図および断面図

【図 10】同誘電体共振器を用いた装置の主要部の断面図

【符号の説明】

1-実装基板

2-誘電体共振器

3, 4-マイクロストリップ線路

5-アース電極

6-チップ抵抗

7-FET

8-線路(主線路)

9-チップ抵抗

10-アース電極

11, 12-マイクロストリップ線路

13-チップコンデンサ

14-入力電極

15-出力電極

16~18-ピン

19-アース電極

20, 21-ネジ

22-誘電体板

23, 24-電極

25, 26-開口部

27-接合用導電体突起部

28-スルーホール

29-実装用電極

30-スルーホール

31-マイクロストリップ線路(副線路)

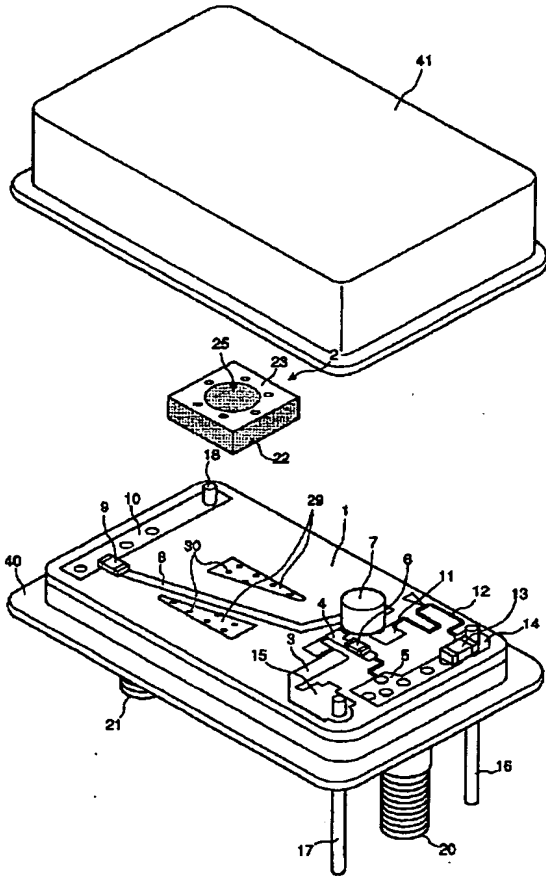
32-バラクタダイオード

40-ステム

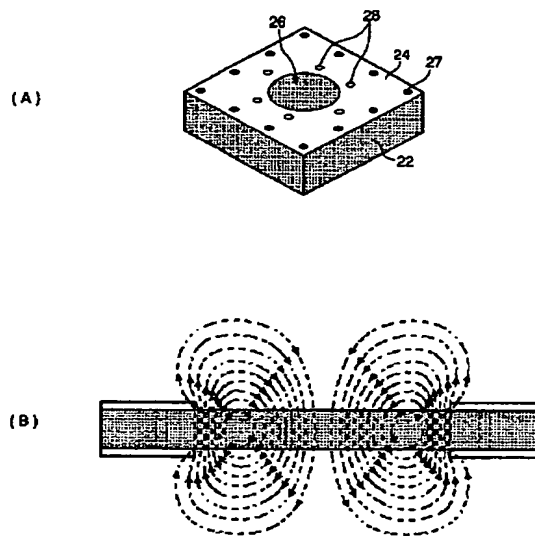
41-キャップ
42-誘電体共振器

43-支持台

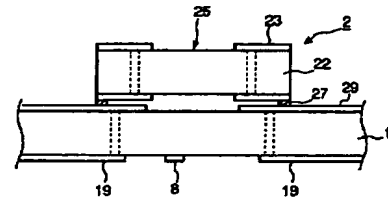
【図1】



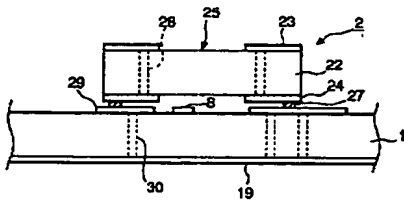
【図2】



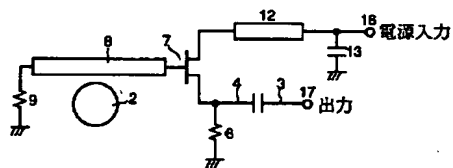
【図5】



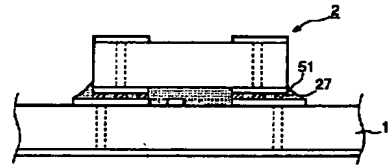
【図3】



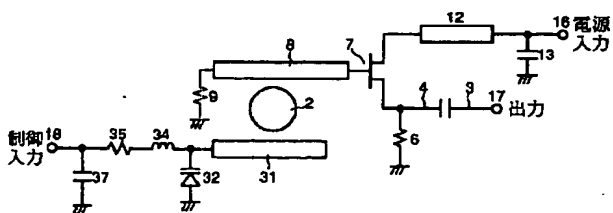
【図4】



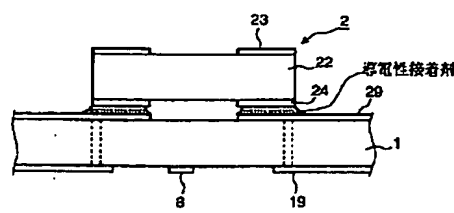
【図6】



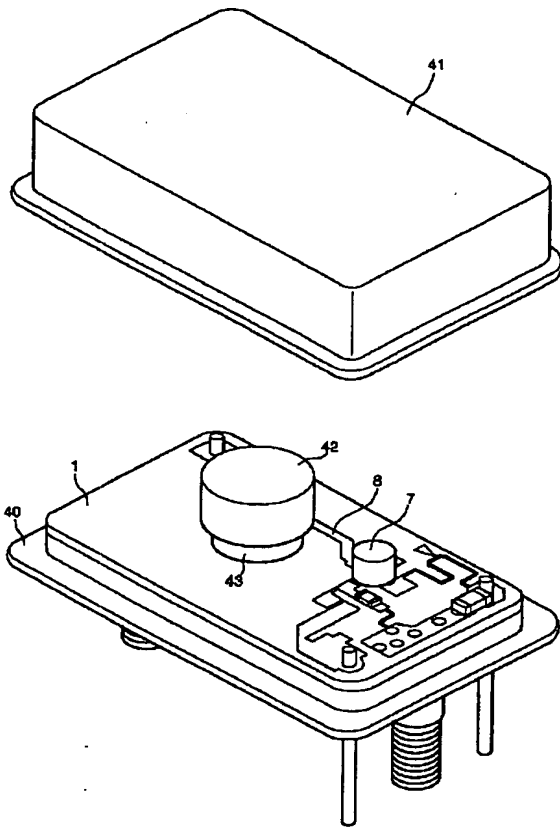
【図7】



【図10】



【図 8】



【図 9】

